### Best Available Copy

Stabilized power converter having quantized duty cycle	
Veröffentlichungsnr. (Sek.)	EP0735656
Veröffentlichungsdatum:	1996-10-02
Erfinder:	LENK RONALD (US); CANTER STANLEY (US)
Anmelder :	LORAL SPACE SYSTEMS INC (US)
Veröffentlichungsnummer:	□ <u>EP0735656</u> , <u>A3</u> , <u>B1</u>
Aktenzeichen: (EPIDOS-INPADOC-normiert)	EP19960302185 19960328
Prioritätsaktenzeichen: (EPIDOS-INPADOC-normiert)	US19950414527 19950331
Klassifikationssymbol (IPC):	H02M3/157
Klassifikationssymbol (EC):	H02M3/157, H02M3/158S
Korrespondierende Patentschriften	CA2162947, CN1061183B, CN1136234, DE69616126D, DE69616126T, FI955566, HK1010431, FIDE JP8294271, FIDE US5594324
Cited patent(s):	<u>US4988942; US5272614; US5258904</u>
Bibliographische Daten	
A multi-slice power converter (10) employs a digital circuit (22) to generate phase-delayed pulse width modulated (PWM) signals, which results in the duty cycle of the PWM signals having only a certain number of possible values. The quantization of the duty cycle is shown to result in two types of instabilities which are unique to power converters having a digital control loop, in addition to the conventional analog-type of instabilities. This invention provides novel methods and apparatus for stabilizing the digital control loop of the power converter through the use of a periodic dither signal having a frequency that is less than the PWM frequency and greater than a bandwidth frequency of the converter. The dither signal functions to effectively increase the number of possible duty cycles by a	
factor given by the ratio of the dither frequency to the bandwidth frequency.	
Daten aus der <b>esp@cenet</b> Datenbank I2	



DEUTSCHLAND



**DEUTSCHES** PATENT- UND MARKENAMT.

Übersetzung der europäischen Patentschrift

⑤ Int..Cl.<sup>7</sup>: H 02 M 3/15

® EP 0 735 656 B 1

® DE 696 16 126 T 2

② Deutsches Aktenzeichen:

696 16 126.5

Europäisches Aktenzeichen: Europäischer Anmeldetag:

96 302 185.2

© Erstveröffentlichung durch das EPA:

28. 3. 1996 2: 10. 1996

Veröffentlichungstag

der Patenterteilung beim EPA:

24. 10, 2001

(1) Veröffentlichungstag im Patentblatt: 4. 7. 2002

30 Unionspriorität: 414527

31, 03, 1995

Patentinhaber:

Space Systems / Loral Inc., Palo Alto, Calif., US

Wertreter:

Hansmann & Vogeser, 65929 Frankfurt

8 Benannte Vertragstaaten: BE, DE, FR, GB, IT, NL, SE

② Erfinder:

Canter, Stanley, Phoenix, Arizona 85020, US; Lenk Ronald, Sunnyvale, California 94086, US

Stabilisierter Leistungsumrichter mit quantisiertem Tastverhältnis

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

2

# Stabilisierter Leistungsumformer mit quantisiertem Arbeitszyklus

Diese Erfindung bezieht sich generell auf Leistungsumformer, und im besonderen auf Gleichstrom-Leistungsumformer, die einen digitalen Regelkreis haben, der einen quantisierten Arbeitszyklus erzeugt.

Der Betrieb eines Gleichstrom-Umformers, der einen explizit digitales Steuersystem hat, bereitet eine Anzahl von 12 Problemen, die bei konventionellen Leistungsumformern, die einen analogen Regelkreis haben, nicht auftreten. Obwohl 14 es bekannt ist, daβ die Verwendung eines inneren Stromregelkreises für eine Leistungsversorgung einem Abtastsystem 16 mit Verzögerung äquivalent ist, mit einer resultierenden unbegrenzten Zahl von Nullen, haben diese Effekte nur Be-18 deutung bei Frequenzen, die ungefähr gleich der Hälfte der Schaltfrequenz sind, das heißt bei Frequenzen, die wesent-20 lichen über der Bandbreite liegen. Die Quantisierung der Umformer-Pulsbreite ist andererseits wichtig bei allen 22 Frequenzen und kann daher nicht korrekt mit einer analogen 24 Näherung modelliert werden.

Pulsbreitenquantisierung führt zu einem unkonventionellen Umformerverhalten. Wenn beispielsweise eine Störung in den analogen Teil eines geschlossenen Regelkreises eingeführt wird und die Störung hinreichend klein ist, so daß sie nicht zu einer Vergrößerung des Arbeitszyklusses des Pulsbreiten-Umformers (PWM) um einen ausreichenden Betrag breiten-Umformers (PWM) um einen ausreichenden Betrag führt, dann bleibt der von dem digitalen Regler erzeugte Arbeitszyklus unbeeinflußt. Das heißt, daß gezeigt werden kann, das ausreichend kleine Störungen keine Verstärkung bewirken (-∞dB).

8

10

12

14

16

18

20

22

24

09.01.2002 22955 PE/D

2

Ein weiteres Beispiel eines unkonventionellen Verhaltens kann wie folgt beschrieben werden für den Fall, daß die Störung eine Amplitude hat, die für eine Störung des Regelkreises ausreicht. Nehmen wir an, daß eine analoge sinusförmige Störung in den Regelkreis eingeführt wird, und nehmen wir dann ferner an, daß die Störung eine derart ausreichend große Amplitude hat, daß sie einmal in jedem Zyklus den Arbeitszyklus veranlaßt, von einer ersten quantisierten Stufe zu einer nächsten, zweiten quantisierten Stufe anzuwachsen und dann wieder auf die erste quantisierte Stufe für den Rest des Zyklus zurückzufallen. Da die Ausgangsspannung durch das Produkt aus der Eingangsspannung und dem Arbeitszyklus ist, wird eine quantisierte Stufe auch in der Ausgangsspannung einmal in jedem Zyklus auftreten. Der Regelkreis wird versuchen, diese Änderung der Ausgangsspannung zu korrigieren. Jedoch kann der Regelkreis diese Korrektur nicht schneller ausführen als dies seine Bandbreite zuläßt. Wenn daher die Frequenz der Störung größer als die Bandbreite des geschlossenen Regelkreises ist, wird das gesamte System bei dem Versuch, die Störung zu korrigieren, mit der Bandbreite schwingen. Diese Art der Schwingung, die allein auf der Arbeitszyklus-Quantisierung beruht, die dem digitalen Regelkreis innewohnt, wird hier als digitale Schwingung bezeichnet.

Digitale Schwingungen können auch auftreten, wenn eine Ausgangsspannungsgröße, die eine Funktion des Spannungssollwertes und der Eingangsspannung (für einen Gegentaktbeitszyklen ist, nicht exakt gleich einem der möglichen Arbeitszyklen ist. In diesem Fall wird das System feststellen, daß die Spannung beispielsweise zu niedrig ist und wird den Arbeitszyklus auf die nächste quantisierte Stufe vergrößern. Das System wird dann feststellen, daß die Spannung zu hoch ist, und wird den Arbeitszyklus auf die ursprüngliche Stufe zurückführen. Diese Korrekturen erfol-

6

8

10

12

14

16.

18

20.

22

gen zyklisch mit der Bandbreitenfrequenz und resultieren somit ebenfalls in einer digitalen Schwingung.

Andererseits, wenn die Störungen ausreichend groß werden, ist es klar, daß die Quantisierung des Arbeitszyklus unbemerkt bleibt und das System gut angenähert wird durch einen kontinuierlichen Arbeitszyklus und konventionelles analoges Verhalten, das heißt, das Umformersystem zeigt einen Phasen- und Verstärkungsspielraum.

Zusammengefaßt ist festzustellen, daß es zwei Arten von Stabilität gibt, denen man sich zuwenden muß bei der Implementierung eines Leistungsumformers, der einen digitalen Regelkreis hat, zusätzlich zu der konventionellen analogen Stabilität. Die beiden Arten von Stabilitätsproblemen beziehen sich auf: (a) digitale Schwingungen, bedingt durch das Einschleusen von Rauschen; und (b) Schwingungen, bedingt durch eine fehlende Übereinstimmung zwischen dem vorgegebenen Wert für die Ausgangsspannung und den verfügbaren (quantisierten) Arbeitszyklen. Die erste Art von Stabilitätsproblem ist unabhängig von dem Arbeitspunkt der Leistungsversorgung, während die zweite Art abhängig ist von der Eingangs- und Ausgangsspannung sowie von der Anzahl möglicher Arbeitszyklen.

Als Referenzen können genannt werden die US-Patente
4.630.187 und 4.725.940 von C.P.Henze zum Verständnis von
Leistungsumformern mit quantisierten Arbeitszyklen und das
US-Patent 5.272.614 von Brunk et al. zum Verständnis eines
Mikroprozessor-gesteuerten Gleichstromumformers, welcher
ein Schaltsteuersignal ausgibt, welches sowohl grobe als
auch feine Quantisierungen (Abstufungen) hat.

30 Die vorhergehend erläuterten und andere Probleme werden gelöst durch ein Verfahren und eine Schaltung zur Stabili-

sierung eines Leistungsumformers gegenüber Schwingungen, die auf einer fehlenden Übereinstimmung zwischen einer 2 vorgegebenen Ausgangsspannung und den einzelnen verfügbaren quantisierten Arbeitszyklen beruhen. Zu dem Verfahren gehören die folgenden Schritte: (a) Erzeugung eines Spannungs-Sollwertes zur Angabe eines gewünschten Einstellwertwertes für die Ausgangsspannung, (b) Vergleich des 8 Spannungs-Sollwerts mit dem Istwert der Ausgangsspannung des Leistungsumformers zur Gewinnung eines Fehlersignals, (c) Änderung der Pulsbreite eines ersten pulsbreiten-modulierten Steuersignals in Abhängigkeit des Fehlersignals, wobei das erste pulsbreiten-modulierte Steuersignal eine erste Frequenz hat, und (d) Umwandlung des ersten pulsbreiten-modulierten Steuersignals in mindestens ein zweites pulsbreiten-modulierten Steuersignal zur Änderung eines Leitintervalls einer Umformer-Schalteinrichtung in der Weise, daβ der Istwert der Ausgangsspannung den Wert der gewünschten Ausgangsspannung annimmt. Der Umwandlungsschritt enthält einen Schritt zur Quantisierung der Pulsbreite entsprechend einem aus einer Vielzahl von quantisierten Arbeitszyklen. Zu dem Verfahren gehört ferner ein Schritt zur Einschleusung eines Zittersignal in den geschlossenen Regelkreis in der Weise, daß das Zittersignal im Fehlersignal erscheint. Das Zittersignal hat eine zweite Frequenz, die kleiner ist als die erste Frequenz und größer ist als eine Bandbreitenfrequenz des Leistungsumformers. Das Zittersignal wirkt in der Weise, daß die Anzahl der möglichen Arbeitszyklen wirksam um einen Faktor vergrößert wird, der durch das Verhältnis der zweiten Frequenz zur Bandbreitenfrequenz bestimmt wird. Bei einem beschriebenen Ausführungsbeispiel der Erfindung beträgt die Frequenz des Zittersignals ein Viertel der ersten Frequenz und ist mindestens um eine Größenordnung größer als die Bandbreitenfrequenz.

12

14.

16

6

10

18

20

22.

24 26

.28

30.

32

34

Beschrieben wird auch eine Satelliten-Kommunikationsnutzlast, zu der ein Leistungsumformer gemäß der Erfindung gehört, wobei der Leistungsumformer die Betriebsleistung für
einen Abwärts-RF-Leistungsverstärker erzeugt.

Das zuvor Gesagte und andere Merkmale der Erfindung werden durch die folgende detaillierte Beschreibung der Erfindung deutlicher gemacht, wenn diese in Verbindung mit den beigefügten Figuren gelesen wird, in denen:

- Figur 1A ein Blockschaltbild eines aus vielen Teileinheiten aufgebauten Leistungsumformers zeigt, der einen digitalen Regelkreis hat,
- Figur 1B ein Blockschaltbild einer FPGA-Schaltung der Figur 1A zeigt, wobei die Figuren 1A und 1B im folgenden gemeinsam als Figur 1 bezeichnet werden,
- Figur 2A ein Zeitdiagramm zeigt, welches die Phasenlagen der Teileinheiten des Umrichters der Figur 1 zeigt,
- Figur 2B ein Zeitdiagramm zeigt, welches die Zeitpunkte für den Gegentaktschalter (buck switch) und den synchronen Gleichrichter des Umformers nach Figur 1 zeigt,
- Figuren 3A und 3B beispielhaft eine sinusförmige Eingangsstörung beziehungsweise die daraus resultierende
  quantisierte Ausgangsgröße zeigen, die zur Erklärung der Erfindung nützlich sind,
- Figur 4 ein typisches quantisiertes pulsbreiten-moduliertes Signal A zeigt, das zwischen einer ersten Pulsbreite B und einer zweiten Pulsbreite C überwechselt,

696 16 126.5 96 302 185.2 (0 735 656)

2

4

22

24

26

. 28

30

32

09.01.2002 22955 PE/D

Figur 5 ein Bode-Diagramm für den spannungsstabilisierter Umformer der Figur 1 zeigt,

Figur 6 ein Eingangsrauschspektrum für den Umformer der Figur 1 zeigt und

Figur 7 eine Satellitenkommunikationsnutzlast eines Typs zeigt, welcher von der Verwendung des stabilisier ten Umformers gemäß Figur 1 profitiert.

Figur 1 zeigt einen Gleichstrom-Leistungsumformer 10, welcher gemäβ der Erfindung aufgebaut ist und betrieben wird. Die grundlegende Topologie des Umformers 10 ist nicht-iso-10 lierter Gegentakt (non-isolated buck). Um einen hohen Ausgangsstrom zu erhalten, ist der Umformer 10 vorzugsweise 12 mit n Gegentakt-Teileinheiten (buck slices) 12 aufgebaut. Bei dem gegenwärtig bevorzugten Ausführungsbeispiel werden 14 fünf Gegentakt-Teileinheiten verwendet, obwohl diese Anzahl nicht als eine Begrenzung der Realisierbarkeit dieser 16 Erfindung zu verstehen ist. Generell kann n jede ganze Zahl sein, die gleich eins oder größer als eins ist. Die 18 Verwendung von fünf Teileinheiten in dem Umformer 10 schafft eine Fehlertoleranz, denn, wenn eine Teileinheit 2.0 versagt (beispielsweise seine eigene Sicherung durchbrennt), sind die verbliebenen vier Teileinheiten so bemessen, daß sie den Betrieb mit voller Leistung fortsetzen können. Jede Teileinheit 12 ist aufgebaut als Gegentakt-Umformer-Leistungsstufe mit einem Gegentakt-MOSFET 14 (dargestellt als Schalter) und einen zweiten MOSFET 16, der als synchroner Gleichrichter arbeitet. Jede Teileinheit 12 hat Gittertreiber (nicht dargestellt) für die MOS-FET-Schalter 14 und 16, eine Induktivität 18 und einen Filterkondensator 20. Um eine hohe Effizienz zu erreichen, verwendet die Leistungsstufe keine Schottky-Diodengleichtrichter, sondern verwendet statt dessen den zweiten MOS-FET-Transistor 16 als synchronen Gleichrichter. Um eine

30

32

7

Querleitung zu vermeiden, also eine Leitung, bei der beide MOSFETs 14 und 16 gleichzeitig leitend sind und dabei einen Kurzschluß der Eingangsleitung (In) erzeugen, schal-2 tet der Gegentakttransistor 14 nur dann durch, nachdem der synchrone Gleichrichtertransistor 16 abgeschaltet hat, und 4 . schaltet ab, bevor der Gleichrichtertransistor 16. durchschaltet. Figur 2B zeigt die zeitliche Beziehung zwischen 6 der gittersteuernden Wellenform für den Gegentakt-MOSFET 14 und den Gleichrichter-MOSFET 16. Diese Signale zur 8 Steuerung des Gegentakttransistors 14 und des Gleichrichtertransistor 16 sind nicht einfach invers in Bezug zuein-10 ander, sondern müssen Verzögerungen aufweisen und benöti-12 gen somit zwei separate Steuersignale.

Um die Ausgangswelligkeit zu reduzieren, (welche für dieses Ausführungsbeispiel vorzugsweise weniger als 50 mVpp 14 bei 166 A beträgt, um das Eindringen von Rauschen in die Antennenlast zu vermeiden), sind die Teileinheiten um 16 360°/5 = 72° gegeneinander phasenverschoben (siehe Figur 2A), wodurch die Frequenz der Welligkeit von einer Grund-18 welle von 60 kHz auf 300 kHz erhöht wird. Diese Frequenzerhöhung reduziert auch die Beanspruchung der Kondensato-20 ren. Insgesamt ist eine Gesamtheit von  $2 \times 5 = 10$  verschiedenen Steuersignalen (je eines für den MOSFET-Gegen-22 takttransistor 14 und den MOSFET-Synchrongleichrichter 16 in jeder Teileinheit 12) erforderlich, um die Leistungs-24 stufe zu steuern. 26

Die Erzeugung der zehn Steuersignale unter Verwendung einer konventionellen analogen Methode wäre kompliziert. Beispielsweise die Verwendung von Einzelsignalgebern würde eine mäßig große Anzahl von integrierten Schaltkreisen, eine mäßig droße Kondensatoren mit niedrigen Temperatur-Trimmwiderständen, Kondensatoren mit niedrigen Temperatur-koeffizienten und so weiter erfordern.

10

12

14

16

18

20

22

09.01.2002 22955 PE/D

Bei der bevorzugten Ausführungsform der Erfindung wird ein einziger digitaler integrierter Schaltkreis verwendet, um die Steuersignale künstlich herzustellen. Bei der gegenwärtig bevorzugten Ausführungsform dieser Erfindung wird die digitale integrierte Schaltung verkörpert durch eine feldprogrammierbare Gitteranordnung (FPGA) 22. Bei anderen Ausführungsformen der Erfindung kann stattdessen eine Vielzahl diskreter integrierter Schaltungen verwendet werden, und/oder es könnte ein in geeigneter Weise programmierter sehr schneller digitaler Signalprozessor verwendet werden, um die Steuersignale für die Teileinheiten 12 zu erzeugen sowie auch die anderen Funktionen, die unten beschrieben werden, auszuführen. Die Verwendung der FPGA wird deshalb bevorzugt, weil sie die Implementierung einer kostengünstigen und einfachen digitalen Steuerschaltung auf einem Chip ermöglicht.

Die FPGA 22 betreibt einen 12 MHz-Kristall 24 (Periode = 83,3 nsec) an zwei ihrer Anschlüsse und verwendet die resultierende Rechteckwelle als Uhrensignal. Indem das 12 MHz-Uhrensignal (unter Verwendung eines synchronen Zählers) durch 200 geteilt wird, wird die 60 KHz-Uhr erzeugt, die zur Synchronisierung (SYNC) einer äußeren PWM integrierten Schaltung 26 verwendet wird.

Mit dem auf diese Weise auf 60 kHz festgesetzten PWM-Signalausgang des PWM 26 wird die Erzeugung der erforderlichen Phasenverschiebungen und Verzögerungen für die Steuersignale der Leistungsstufe einfach: Ein erstes Signal bildet exact das Eingangssignal, welches von dem PWM 26 kommt, und nachfolgende Teileinheiten 12, die um 360°/5 = 12 MHz/(60kHz x 5) = 200 Zählimpulse/5 = 40 Zählimpulse, werden von den FPGA-Zählern 22a erzeugt und 40-Zählimpulse, pulse-Verzögerungsgliedern 22b zugeordnet, die von den steigenden und fallenden Flanken des ersten PWM-Signals

6

getriggert werden (siehe Figur 2A). Ähnlich wird das Vermeiden einer Querleitung dadurch garantiert, daß der Gegentakttransistor 14 und der Gleichrichtertransistor 16 jeder Teileinheit 12 an ihren entsprechenden Flanken zu einer Verzögerung um 250 nsec = 3 Uhrenzählimpulse gezwungen wird (siehe Figur 2B).

Die FPGA 22 enthält auch einen Vorwärts- und Rückwärtszähler 22c und eine zugehörige Zählersteuerung 22d, die der Programmierung eines externen 8-bit D/A-Wandlers 28 dient, der seinerseits eine verlangte Sollwertspannung (REF) für 10 den PWM 26 über einen Fehlerverstärker 30 liefert. Der Fehlerverstärker 30 erhält auch ein Eingangssignal von einem Spannungsteiler, bestehend aus den Widerständen R1 und 12 R2, die an den Ausgangspunkt (OUT) angeschlossen sind, in 14 welchem die Ausgänge aller n Teileinheiten 12 angeschlossen sind. Die Spannung, die an der Verbindung zwischen R1 und R2 auftritt (Vоот), wird auf den Fehlerverstärker 30 16 gegeben, und die Differenz zwischen dieser Spannung und 18 der Sollspannung wird dem PWM 26 als Fehlerspannung (FEHLER) zugeführt, wodurch der Regelkreis geschlossen 20 wird.

Die Verwendung der FPGA 22 führt dazu, daß der Regelkreis nicht reduzierbar digital wird. Das bedeutet, daß mit der FPGA in dem Regelkreis des Leistungsumformers nur be-24 stimmte diskrete Pulsbreiten möglich sind. Wenn beispielsweise das Ausgangssignal des PWM 26 irgendwo zwischen 26. 19.5/12MHz = 1.625 µsec und 20.5/12MHz = 1.87 µsec liegt, liegt das Ausgangssignal der FPGA 22, welche die Signale 28 erzeugt, die tatsächlich die Leistungsstufe steuern, exact bei 20/12 MHz = 1.750  $\mu$ sec. Somit sind nur bestimmte dis-30 krete Pulsbreiten erreichbar, und die Pulsbreite der der Leistungsstufe (das heißt den Teileinheiten 12) zugeführ-32 ten Signale, ist quantisiert. Im Gegensatz dazu kann bei

09.01.2002 22955 PE/D

einem herkömmlichen analogen System jede Pulsbreite als eine kontinuierliche Funktion erzeugt werden.

10

Die Quantisierung der Pulsbreiten des Steuersignals der Leistungsstufe führt zu den eingangs diskutierten Stabilitätsproblemen. Um es zu wiederholen, es gibt zwei Arten von Stabilitätsproblemen, die infolge der Verwendung des digitalen Regelkreises der Figur 1 auftreten, zusätzlich zu dem herkömmlichen analog-typischen Stabilitätsproblem. Diese Stabilitätsprobleme beziehen sich auf: (a) digitale Schwingungen, bedingt durch das Einschleusen von Rauschen; 10 und (b) Schwingungen, bedingt durch eine fehlende Übereinstimmung zwischen dem Sollwert der Ausgangsspannung und 12 den verfügbaren (quantisierten) Arbeitszyklen (Einschaltverhältnissen). Wie bereits festgestellt wurde, 14 ist die erste Art von Stabilitätsproblem unabhängig von 16 dem Arbeitspunkt der Speiseleistung; wogegen die zweite Art abhängig ist von der Eingangsspannung und der Ausgangsspannung sowie von der Anzahl möglicher Arbeitszy-18 klen, die mit dem PWM-Signal erzielbar sind.

Es wird nun eine Analyse dieser Stabilitätsprobleme präsentiert, um eine bessere Beurteilung und ein besseres
 Verständnis der Vorteile zu ermöglichen, die aus der Verwendung der Lehre gemäß dieser Erfindung erwachsen.

Als erstes ist die Wirkung von Störungen moderater Größe analytisch zu betrachten, das heißt von solchen, die groß genug sind, eine Änderung des Arbeitszyklus zu verursachen, aber nicht groß genug sind, um die oben genannte analoge Näherung gültig werden zu lassen. In diesem Abschnitt der Analyse wird die Verstärkung und Phase einer sinusförmigen Störung betrachtet, die durch den Schaltbereich des Umformers wandert.

. 8

10

12

14

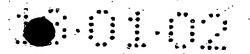
16

18

20

Figur 3A zeigt eine Sinuskurve mit solcher Amplitude und Verschiebung, daß sie ein Übergangsniveau eines Arbeitszyklus in einem Zeitpunkt während ihrer positiven Halbwelle schneidet und auch einen zweiten Arbeitszyklus-Übergang während ihrer negativen Halbwelle schneidet. Im folgenden wird sich zeigen, daß dieser Fall allgemein ist. Die Sinuskurve braucht nicht symetrisch zu sein, das heißt, sie kann länger über dem hohen Niveau als über dem niedrigen Niveau liegen oder umgekehrt. Die resultierende Ausgangsgröße zeigt Figur 3B. Es ist zu beachten, daß die gezeigten Schritte nicht bei der Schaltfrequenz liegen: sie sind vielmehr Reaktionen der Ausgangsspannung des Umformers 10 auf die sinusförmige Störung. Es ist in der Tat nützlich diese Schritte als die Ausgangsgröße eines Gleichstrom-Transformators eines "state-spaced-averaged" Modells zu betrachten. Jedes Niveau ist durch einen Phasenwinkel der Sinuskurve charakterisiert oder, gleichbedeutend, durch einen Zeitpunkt, in dem eine Einschaltung oder Ausschaltung erfolgt. Natürlich besteht eine Symmetrie in Bezug auf die Winkel  $\pi/2$  und  $3\pi/2$  für das hohe beziehungsweise niedrige Niveau.

Die mathematischen Einzelheiten zu dem Vorhergesagten sind in dem Anhang enthalten, der den Ansprüchen vorausgeht. Um 22. jene Ergebnisse hier zusammen zu fassen, ist festzustellen: Um die Übergangsfunktion zu bestimmen, wird die Si-24 nuswelle injiziert und das Ergebnis bestimmt. Von Inter-26 esse sind nur die Komponenten, die die gleiche Frequenz haben, wie das injizierte Signal. Das bedeutet, und zwar genauso wie für die analogen Stabilitätsanalysen, daß die 28 höheren Frequenzoberwellen die Stabilität nicht beeinflussen. Statt-dessen repräsentieren sie nur die Nichtlineari-. 30 täten des Systems. Wenn eine Fourier-Analyse des Ausgangs-32 signals durchgeführt wird, wobei nur die Eingangsfrequenz zurückbehalten wird, so beobachtet man, daß keine Phasen-34



12

09.01.2002 22955 PE/D

verschiebung zwischen der Eingangsstörung und der quanti-2 sierten Reaktion auftritt.

Unter Bezug auf die Herkunft der verschiedenen Terme in Gleichung (6) des Anhangs und wie sie in Gleichung (7) verschwinden, wird klar, daß die Symmetrie der stückweise konstanten Ausgangswellenform die gleiche ist, wie die der Eingangs-Sinuskurve. Somit wird der Phasenterm, unabhängig von der Anzahl geschnittener Niveaus, Null bleiben.

Schauen wir als nächstes auf den Amplitudenterm, so finden wir (aus dem Anhang), daß die maximale Verstärkung beträgt:  $Gmax = 2\Delta V/\pi Va$ 

und das Verhältnis der digitalen zur analogen Verstärkung 14 beträgt: (13)

 $Gmax, digital/Gmax, analog = 2/\pi < 1.$  (14)

Dies ist die maximal mögliche Verstärkung für jede beliebige Anzahl von Schritten; somit ist die digitale Verstärkung stets geringer als die Verstärkung des angenäherten analogen Systems, und da die Phasenverschiebung Null ist, ist das digitale System stets stabil, wenn das analoge System stabil ist. Dies ist eine wichtige Erkenntnis, wie unten offenbar werden wird.

Obwohl gezeigt wurde, daß die Stabilität des digitalen Systems durch die Stabilität des analogen Systems bestimmt wird, hat diese Erkenntnis keine direkte Auswirkung auf das Problem, welches infolge digitaler Schwingungen auftritt, die auf nicht erreichbaren Arbeitszyklen statt auf Regelkreisstörungen zurückzuführen sind. Da die Eingangsspannung eine kontinuierliche Variable ist, würden, wie oben gezeigt wurde, diese Schwingungen tatsächlich existieren, so daß es notwendig ist, für Schaltungsmaßnahmen zur Unterdrückung dieser Schwingungen zu sorgen.

Gemäß einem Aspekt dieser Erfindung enthält die FPGA 22

der Figur 1 Schaltmittel (beispielsweise einen durch vier teilenden Zähler) um eine Rechteckwelle von 15kHz zu erzeugen das heißt von einem Viertel der 60 kHz Schaltfrequenz. Diese Rechteckwelle wird dann in einem RC-Schaltpunkt 32 gefiltert, um eine dreieckförmige Welle zu bilden und diese dreieckförmige Welle wird in dem Summierungsglied 34 zu dem Gleichspannungssollwert addiert. Das Ergebnis ist die Erzeugung einer kleinen Welligkeitskomponente in der Sollwertspannung (REFig.) für den PWM 26.

Die Frequenz der Welligkeit wird so gewählt, daß sie viel höher ist als die Bandbreite des Umformers 10 (das heißt eine Größenordnung höher). Als Folge davon, kann der Fehlerverstärker 30 nicht auf die Welligkeitskomponente reagieren. Als Folge davon bewirkt ein Teil jedes Zyklus der 15 kHz-Welligkeit, daß der von dem PWM 26 erzeugter Arbeitszyklus einen ersten Wert hat, und der Rest des Welligkeitszyklus bewirkt, daß der von dem PWM 26 erzeugte Arbeitszyklus einen zweiten Wert hat.

Eine geringe Anpassung der Verstärkung des Fehlerverstär-20 kers 30 (bei einer niedrigen Frequenz) erzeugt eine geringe Anpassung der Anzahl der PWM-Pulse, die sich auf dem 22 höheren Arbeitszyklus gegenüber dem unteren Arbeitszyklus befinden. Somit ist bei einer relativ niedrigen Frequenz 24 der Umformerbandbreite eine wirksame kontinuierliche Anpassung des Fehlerverstärkers 30 möglich, die eine im we-26 sentlichen kontinuierliche Anpassung der Ausgangsspannung liefert. Hierdurch wird dann die Möglichkeit einer digita-.. 28 len Schwingung eliminiert, da das Zittern (Schwanken) der Sollwertspannung mit dem 15 kHz-Signal praktisch eine Un-30 terteilung der möglichen Arbeitszyklen bewirkt (durch einen Faktor von 15 kHz/Bandbreite). Die Zitterfrequenz-3.2 komponente erscheint auch nicht in einem signifikanten

Maße am Ausgang oder am Eingang des Umformers 10, da ihre 2 Frequenz weit jenseits der Frequenzen der Eingangs- und Ausgangs-LC-Filter liegt.

Gemäß diesem Aspekt der Erfindung wurde gezeigt, daß die Schwingung, die auf nicht erreichbaren Arbeitszyklen beruht, durch die Hinzufügung eines vorbestimmten Maßes an Schwankung (Zittern) zu der Sollwertspannung für den PWM
 26 unterdrückt wird.

Es wurde ein 1300W-Laborschaltbrett, welches die hier be-10 schriebene FPGA 12 verwendet, gebaut, stabiliert und getestet. Figur 4 zeigt das Ausgangssteuersignal der FPGA 12, 12 das direkt an die Leistungsstufen geht. Für die in Figur 4 gezeigte Wellenform wurde die Sollwertspannung mit einer überlagerten kleinen Wechselspannung versehen, welche den 14 Arbeitszyklus zwingt, sich kontinuierlich anzupassen. In einem herkömmlichen analogen System würde dies in einem 16 kontinuierlichen Spektrum von Arbeitszyklen resultieren. Für ein digitales Steuersystem ist jedoch nur eine dis-18 krete Anzahl von Arbeitszyklen möglich (hier zwei mit B und C bezeichnete), wobei die beiden Arbeitszyklen vonein-20 ander getrennt sind um (1/12 MHz) = 83.3 nsec.

Figur 5 zeigt ein Bode-Diagramm für den (im Spannungsmodus arbeitenden) Umformer 10. Die Stabilisierung wird als erfolgreich gezeigt mit einem Phasengrenzwert von 45° bei 500 Hz. Die niedrige Bandbreite wurde aus anderen Gründen und zwar Systemgründen gewählt und war nicht bedingt durch den digitalen Regelkreis. Die Kompensation (30a in Figur 1) für den Fehlerverstärker 30 bestand aus einem einzigen Pol am Nullpunkt.

30 Figur 6 zeigt das Eingangs-Rauschspektrum des Umformers 10. Nur Hintergrundrauschen ist sichtbar bei 300 kHZ, der

, i ...

2.

.8.

10

12

14

Gesamtschaltfrequenz, was die korrekte Phasenlage der Teileinheiten 12 anzeigt. Spitzen von 20 dB über dem Hintergrund sind sichtbar bei 60 kHz und der dritten Oberwelle 180 kHz. Es wird angenommen, daß dies auf einer Unausgeglichenheit im Leistungsverteilungssystem beruht, welches einige Teileinheiten veranlaßt, mehr Leistung zu übernehmen als andere (der Eingangsstrom kann eine Höhe von 100 Abei der gezeigten Ausführungsform des Umformers 10 erreichen). Schließlich ist eine Spitze sichtbar bei 15 kHz, der Zitterfrequenz. Außer durch Vergrößerung des Eingangsfilters kann diese Spitze auch durch Verkleinerung der Größe des Zittersignals reduziert werden. Jedoch würde diese Reduzierung auch den Stabilitäts-Sicherheitsabstand gegenüber Schwingungen infolge nicht erreichbarer Arbeitszyklen verkleinern.

Es wurde gezeigt, daß die Verwendung der FPGA 22 zur Er-16 zeugung der Steuersignale der Leistungsstufe des Umformers 10 dazu führt, daß der Regelkreis nicht umkehrbar digital wird. Da der Arbeitszyklus nur einen oder eine bestimmte 18 kleine Gruppe von Werten annehmen kann, stellen sich zwei 20 . Arten von Stabilitätsfragen: (a) die Stabilität des Regelkreises gegenüber Signalen, welche den Arbeitszyklus ver-22 anlassen, zwischen zwei diskreten Werten hin und her zu kippen; und (b) die Stabilität gegen Schwingungen, die 24 durch den Regelkreis verursacht werden bei dem Versuch, einen Arbeitszyklus zu erreichen, der nicht zu den mögli-26. chen Werten gehört. Es wurde oben gezeigt, daß die erste Art von Schwingung nicht auftritt, wenn der Regelkreis 28 stabil ist wie ein analoges System; und zweitens, daβ die Hinzufügung eines kleinen hochfrequenten Zittersignls zu 30 dem Spannungssollwert des PWM 26 ausreicht, um zu garantieren, daß die zweite Art von Schwingung in adaquater 32 Weise kontrolliert wird.

4

6

Nachdem detailliert die gegenwärtig bevorzugte Ausführungsform dieser Erfindung beschrieben wurde, wird nunmehr
Bezug auf Figur 7 genommen zur Erläuterung eines allgemeinen Modells für eine Nutzlast (payload) eines Kommunikationssatelliten 1a von der Art, bei welcher diese Erfindung
angewendet werden kann. Eine Konstellation von 48 solcher
Satelliten ermöglicht es Benutzern, Telefongespräche überall auf der Welt zu führen.

Genauer, zeigt Figur 7 einen Satelliten-Transponder 1b. der für vollständige duplexe Kommunikation konfiguriert 10 ist. Zu der Kommunikation-Nutzlast gehören ein oder mehrere Transponder, die eine Mehrzahl von Antennen 2 zum 12 Empfang von Signalen von der Erdoberfläche haben, rauscharme Verstärker 3, Frequenzwandler oder Umformer 4, 14. zu denen ein lokaler Osszilator und ein Mischer gehören, gefolgt von Verstärkern 5, Hochleistungsverstärkern 6 und 16 Übertragungsantennen 7. Ferner sind Filter 8 vorhanden, welche erwünschte, in die Bandbreite gehörende Signale 18 durchlassen und unerwünschte, außerhalb der Bandbreite liegende Rauschsignale zurückweisen. Ein Transponder emp-20 fängt Signale von Benutzeranschlüssen 9a frequenzwandelt die empfangenen Benutzersignale und überträgt die fre-22: quenzgewandelten Signale zu einer Bodenstation, wie zum 24 Beispiel einem Gateway 9b, welche an das öffentliche Telefonnetz (PSTN) angeschlossen ist. Ein zweiter Transponder empfängt Signale von einem oder mehreren der Gatesways 9b, 26 frequenzwandelt die empfangenen Signale und überträgt die frequenzgewandelten Signale zu den Benutzeranschlüssen 9a. 28 Auf diese Weise wird ein voll duplexer Kommunikationspfad (Stimme und/oder Daten) hergestellt zwischen Benutzeran-30. schlüssen und Anschlüssen, die an das PSTN angeschlossen 32 sind.

. 4

6

8

10

12

14

16

18

20

22

24.

26

28

30

32

3.4

Beispielsweise sind die (festen oder mobilen) Benutzeranschlüssen 9a in der Lage, in einem vollständig duplexen Modus zu arbeiten, und über beispielsweise L-Band-RF-Verbindungen (Aufwärtsverbindung) und S-Band-RF-Verbindungen (Abwärtsverbindung) über die Rückwärts- beziehungsweise Vorwärts-Satelliten-Transponder zu kommunizieren. Aufwärts-L-Band-RF-Verbindungen können in einem Frequenzbereich von 1,61 GHz bis 1,6265 GHz, Bandbreite 16,5 MHz, arbeiten und sind vorzugsweise mit Sprachsignalen und/oder digitalen Signalen moduliert gemäß einer ausgebreiteten Spektrumtechnik (spread spectrum technique). Abwärts-S-Band-RF-Verbindung können in einem Frequenzbereich von 2,4835 GHz bis 2,5 GHZ, Bandbreite 16,5 MHz, arbeiten. Der Gateway 9b kann mit dem Satelliten 1a über die Empfangsantenne 2b und die Sendeatenne 7a über beispielsweise eine voll duplexen C-Band-RF-Verbindung kommunizieren, welches in einem Frequenzbereich um 5 GHz arbeiten kann. Die C-Band-RF-Verbindungen übertragen bidirektional Kommunikations-Zubringerverbindungen und übertragen auch Satellitenbefehle (Vorwärtsverbindung) und empfangen telemetrische Informationen (Rückwärtsverbindung). Die L-Band und die S-Band Satellitenantennen 2a beziehungsweise 7b sind Vielstrahlantennen (vorzugsweise 16 Strahlen), die für einen Erdüberdeckung innerhalb eines zugeordneten Dienstbereiches sorgen. Die L-Band und die S-Band Satellitenantennen 2a beziehungsweise 7b sind vorzugsweise untereinander kongruent. Beispielsweise kann eine Gesamtzahl von annähernd 3000 voll duplexen Verbindungen über einen der vorhandenen Satelliten erfolgen. Jeder von zwei oder mehr Satelliten la können die gleiche Kommunikation zwischen einem gegebenen Benutzeranschluβ 9a und einem der Gateways 9b durch die Verwendung von ausgebreiteter Spektrumtechnik übertragen. Diese Art von Betrieb sorgt somit für eine Vielgestaltigkeitskombination an den entsprechenden Empfängern, was zu einem verstärkten Widerstand gegen Fading führt und

Ż

4

- 6

8

10

.18

09.01.2002 22955 PE/D

die Implementierung einer sanften "handoff"-Prozedur erleichtert.

Es wird darauf hingewiesen, daß alle oben beschriebenen Frequenzen, Bandbreiten und dergleichen nur für ein einzelnes System repräsentativ sind. Andere Frequenzen und Frequenzbänder können ohne Änderung der behandelten Prinzipien verwendet werden. Als nur ein Beispiel, kann die Zubringerverbindungen zwischen dem Gateway 9b und dem Satelliten 1a Frequenzen in einem anderen als dem C-Band benutzen, wie zum Beispiel in dem Ku-Band oder dem Ka-Band.

Es kann davon ausgegangen werden, daß der S-Band-Transmitter 6 das stärkste Leistungslement in dem Raumschiff ist. Der S-Band-Transmitter wird vorzugsweise gespeist durch den Gleichstrom-Umformer 10 wie oben detailliert beschrieben wurde.

Die Ausgangsleistung des S-Band-Transmitter-Leistungsverstärkers 6 wird durch die ihm zugeführte Spannung bestimmt

und um somit die S-Band-Transmitter-Leistung zu steuern,
hat der Leistungsumformer 10 eine anpaβbare Ausgangsspan
nung, die von 2 V bei 66 A bis 8,3 V bei 166 A reicht. Ein
(in Figur 1 nicht gezeigtes) Signal wird der FPGA 22 zuge
führt zur Steuerung der Größe des digital programmierten
REF-Spannungsausgangs des D/A 28 und somit zur Steuerung

der Ausgangsleistung des Umformers 10 und der Ausgangsleistung des S-Band-Transmitter-Leistungsverstärkers 6.

Mit einem Eingangsspannungsbereich von 14 bis 23 V
 (erhalten von an Bord befindlichen Solarzellen oder Batterien) wird eine hohe Effizienz verlangt, um das Satelliten-Leistungsbudget praktikabel zu machen. Außerdem sollte
der Umformer klein sein, ein geringes Gewicht haben und

09.01.2002 22955 PE/D

fehlerumempfindlich sein, da er zum Betrieb im Weltraum bestimmt ist.

19

Der Umformer 10 gemäß der Erfindung stellt die notwendige steuerbare Ausgangsleistung für den S-Band-Transmitterverstärker 6 zur Verfügung und macht so Gebrauch von dem digitalen Regelkreis, der durch die FPGA 12 und die Stabilisiertechniken, die oben detailliert erläutert wurden, implementiert wird.

Es sollte beachtet werden, daß eine Anzahl von Modifikationen an der gegenwärtig bevorzugten Ausführungsform diese Erfindung vorgenommen werden kann. Beispielsweise kann das Zittersignal, welches von der FPGA 12 erzeugt 12 wird, statt dessen in den digitalen Daten inkorporiert sein, welche den D/A 28 steuern, wodurch die Notwendig-14 keit, das RC-Netzwerk 32 und den Summierungsglied 34 vorzusehen, entfällt. Diese Ausführungsform geht davon aus, 16. daβ der D/A 28 über eine genügende Auflösung verfügt. Ferner ist die Lehre dieser Erfindung auch auf Leistungsum-18 former anwendbar, welche feste Sollwertspannungen verwen-. ; den, im Gegensatz zu den programmierbaren (veränderlichen) 20 Sollwertspannungsausgang der D/A 28.

22 Ferner können beispielsweise andere Schaltfrequenzen und andere Arten von Umformertopologien verwendet werden.

Auch kann beispielsweise der synchrone Gleichrichter 16 durch einen konventionellen Schottky-Gleichrichter ersetzt werden, wodurch eines der verlangten Steuersignale pro Teileinheit überflüssig wird.

Generell ist das Zittersignal ein periodisches Signal, welches beispielsweise eine sinusförmige oder eine dreieckige Wellenform hat. Eine minimale Amplitude für das Zit-

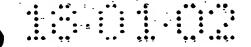
20

09.01.2002 22955 PE/D

tersignal ist eine solche, welche mindestens zwei Quantisierungsstufen überdeckt, während eine maximale Amplitude im allgemeinen durch Systemrauschanforderungen bestimmt wird.

Das Zittersignal hat eine Frequenz, die kleiner ist als
die Frequenz des PWM und größer ist als eine Bandbreitenfrequenz des Umformers. Das Zittersignal bewirkt eine effektive Vergrößerung der Anzahl möglicher Arbeitszyklen um
einen Faktor, der durch das Verhältnis der Zitterfrequenz
zu der Bandbreitenfrequenz bestimmt ist. Bei der Ausführungsform der Erfindung, die oben im Detail beschrieben
wurde, beträgt die Zittersignalfrequenz ein Viertel der
PWM-Frequenz und ist mindestens um eine Größenordnung gröβer als die Bandbreitenfrequenz.

Während die Erfindung im besonderen dargestellt und beschrieben wurde hinsichtlich eines ihrer bevorzugten Ausführungsbeispiele, ist es für die einschlägigen Fachleute
klar, daß an diesem Ausführungsbeispiel Änderungen in Form
und Details vorgenommen werden können, ohne den beanspruchten Schutzbereich der Erfindung zu verlassen.



2

09.01.2002 22955 PE/D

2

20

22

#### Anhang

Im folgenden wird eine Sinuswelle eingeschleust und die Ausgangsgröße des Quantisierungsprozesses wird bei derselben Frequenz beobachtet. In Gleichungsform wird die Sinuswelle dann wie folgt dargestellt

 $V = VO + Va \sin(\omega t) \tag{1}$ 

wobei  $f=\omega/(2\pi)=1/T$  die Frequenz der Störung ist. Den Zeitpunkt, in welchem die Sinuswelle das Niveau Vh erreicht, erhält man durch Lösung von (1):

 $c\dot{a} = \frac{T}{2\pi} \sin^{-1} \left( \frac{Vh - VO}{Va} \right) \tag{2}$ 

Der Zeitpunkt, in dem sie Vh erneut schneidet, ist aus Symmetriegründen (T/2) - td. Entsprechend erhält man den Zeitpunkt, in welchem die Sinuswelle das Niveau V1 schneidet, zu

 $te = \frac{T}{2\pi} \sin^{-1}\left(\frac{V1 - VO}{Va}\right) \tag{3}$ 

und der Zeitpunkt des erneuten Schneidens ist (3T/2) - te

Die Ausgangsgröße f(t) hat nun die Niveaus V1 und V1 ± ΔV (siehe Figur 3). Da sie periodisch ist, kann sie durch eine Fourier Reihe ausgedrückt werden

28 
$$f(c) = \frac{a0}{2} + \sum_{n=1}^{\infty} \left( An \cos \frac{2 \pi n c}{T} + Bn \sin \frac{2 \pi n c}{T} \right)$$
 (4)

Wie oben erläutert, sind wir nur an den Komponenten mit der Frequenz des eingeschleusten Signals interessiert. Daher schreiben wir näherungsweise



09.01.2002 22955 PE/D

Zum Auffinden der Fourierkoeffizienten haben wir das folgende:

$$AI = \frac{2}{T} \int_{0}^{T} f(t) \cos \frac{2 \pi t}{T} dt = \frac{2}{T} \int_{0}^{td} VI \cos \frac{2 \pi t}{T} dt$$

$$\frac{2 \pi c}{T} dc + \frac{\frac{T}{2} - cd}{\int (VI + \Delta V) \cos \frac{2 \pi c}{T} dc + \frac{T}{2} - cd} VI \cos 8$$

$$\frac{2 \pi c}{T} dc + \frac{3 T}{2} - ce$$

$$(VI - \Delta V) \cos \frac{2 \pi c}{T} dc + \frac{3 T}{2} - ce$$

$$VI \cos \frac{2 \pi c}{T} dc$$

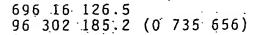
Werden die Kosinusse alle durch Sinusse ersetzt, so erhalten wir:

18
$$AI = \frac{1}{\pi} \left( VI \sin \frac{2 \pi td}{T} + (VI + \Delta V) \sin (\pi - \frac{2 \pi td}{T}) - (VI + \Delta V) \sin \frac{2 \pi td}{T} + VI \sin \frac{2 \pi te}{T} - VI \sin (\pi - \frac{2 \pi td}{T}) + (VI - \Delta V) \sin (3 \pi \frac{2 \pi te}{T}) - (VI - \Delta V)$$
20
$$\sin \frac{2 \pi te}{T} - VI \sin (3 \pi - \frac{2 \pi te}{T}) \right)$$
24

Streicht man die sich offensichtlich aufhebenden Ausdrücke und verwendet man die Tatsache daß sin(3π - α) = sin(π - 28 α) = sin(α), so finden wir, daß Al = 0, was bedeutet, daß, da A den Kosinusausdruck in der Fourier-Expansion multipliziert, keine Phasenverschiebung vorhanden ist.

Betrachtet man den Ursprung der verschiedenen Ausdrücke in 32. Gleichung (6) und wie sie sich gegenseitig aufheben in Gleichung (7), so ist es offensichtlich, daß die Symetrie der stückweisen konstanten Ausgangswellenform die gleiche







09.01.2002 22955 PE/D

ist wie dieder Eingangssinuskurve. Somit bleibt, unabhängig von der Anzahl der gekreuzten Niveaus, der Al-Ausdruck Null.

2.3

4 Die Auswertung des Bl-Ausdrucks ergibt,

$$B1 = \frac{2}{T} \int_{0}^{T} f(t) \sin \frac{2 \pi t}{T} dt = \frac{2}{T} \int_{0}^{td} v_{1}$$

8 
$$\sin \frac{2 \pi c}{T} dc + \frac{\frac{T}{2} - cd}{cd} (V1 + \Delta V) \sin \frac{2 \pi c}{T} dc$$

12 
$$\begin{array}{c} te \\ \int \\ +0\frac{T}{2}-td \end{array}$$
 V1 sin  $\frac{2\pi t}{T} dt + \frac{3T}{2} - te$ 

$$(V1 \Delta V) \sin \frac{2 \pi c}{T} dt + \frac{T}{2} - te^{V1} \sin \frac{2 \pi c}{T} dt]$$
16

18 Wieder erhält man beim Ersetzen der Sinusausdrücke durch Konsinusausdrücke

20 B1 = 
$$-\frac{1}{\pi}$$
 (V1 cos  $\frac{2 \pi td}{T}$  + (V1 +  $\Delta$ V) cos

$$(\pi - \frac{2\pi td}{T}) - (VI + \Delta V) \cos \frac{2\pi td}{T} + VI \cos \frac{2\pi te}{T}$$

$$-V1\cos\left(\pi-\frac{2\pi td}{T}\right)$$

$$+ (V1 - \Delta V) \cos (3 \pi - \frac{2 \pi te}{T}) -$$

$$(VI - \Delta V) \cos \frac{2 \pi te}{T} - VI \cos (3 \pi - \frac{2 \pi te}{T})]$$

Wieder heben sich Ausdrücke gegenseitig auf und dieses mal gilt  $\cos(3\pi - \alpha) = \cos(\pi - \alpha) = -\cos(\alpha)$ :

34 
$$B1 = -\frac{1}{\pi} \left( -2 \Delta V \cos \frac{2 \pi \cdot td}{T} + 2 \Delta V \cos \frac{2 \pi \cdot te}{T} \right)$$
 (10)

2

6

8

10

14

16

18

20

22 .

24

26

28

30

32

34

09.01.2002 22955 PE/D

Wir können πun in den Ausdrücken td und te, (2) und (3) substituieren,

$$B1 = \frac{2 \Delta V}{\pi} \left( \cos \left( \sin \frac{-1 Vh - VO}{Va} \right) - \cos \left( \sin \frac{-1 V1 - VO}{Va} \right) \right]$$
$$= \frac{2 \Delta V}{\pi} \left( \left[ 1 - \left( \frac{Vh - VO}{Va} \right) \right]^{1/2} - \left( 1 - \left( \frac{V1 - VO}{Va} \right) \right]^{1/2} \right)$$

Dies ist der den Sinusausdruck multiplizierende Ausdruck; da die Eingangsgröße die Amplitude Va hatte ergibt sich für die Verstärkung des Systems

$$G = \frac{2 \Delta V}{\pi Va} \left\{ \left\{ 1 - \left( \frac{Vh - Vo}{Va} \right) \right\}^{1/2} - \left\{ 1 - \frac{Vl - Vo}{Va} \right\} \right\}^{1/2} \right\} (12)$$

Eine Untersuchung der beiden Ausdrücke in G zeigt, daß der positive Ausdruck von dem Kreuzen des oberen Übergangsniveaus herrührt und der negative Ausdruck von dem unteren Übergangsniveau. Offensichtlich gibt es immer einen positiven Ausdruck für jeden Übergang, der oberhalb des Mittelwertes der Eingangssinuskurve (VO) liegt, und einen negativen Ausdruck für jeden unteren Übergang; und die Differenz zwischen der Anzahl der positiver und negativer mußentweder Null oder Eins sein. Das bedeutet, daß, wenn die sinusförmige Störung beispielsweise drei Niveaus passiert, es entweder zwei positive Ausdrücke und einen negativen Ausdruck in G geben muß oder einen positiven Ausdruck und zwei negative Ausdrücke.

Wenn dies der Fall ist, wird die maximale Verstärkung stattfinden, wenn: 1) VO = Vh, was bedeutet, daß eines der Übergangsniveaus beim Mittelwert der Sinuskurve liegt; und 2) (Vl - VO)/Va = 1, was bedeutet, daß ein anderer Übergang exact beim Spitzenwert der Sinuskurve stattfindet. Mit diesen beiden Bedingungen ist der Ausdruck in den geschwungenen Klammern gleich 1 und

:

09.01.2002 22955 PE/D

$$Gmax = \frac{2 \Delta V}{\pi Va}$$

· (13)

In dem kontinuierlichen (analogen) Fall erhält man nun unter der Annahme eines sinuswellen-förmigen Arbeitszyklus eine sinuswellen-förmige Ausgangsspannung. Wenn der Arbeitszyklus zwischen O und l variiert, variiert die Ausgangsgröße von O bis Vin; somit ist die Verstärkung Vin. Da der Schritt, ΔV, Vin mal der Änderung im Arbeitszyklus ist, unterscheidet sich Gmax von dem kontinuierlichen Fall nur durch den numerischen Faktor

12

$$\frac{Gmax, digital}{Gmax, analog} = \frac{2}{\pi}$$
 (14)

14

der kleiner als 1 ist.



12

24

28

30

32

09.01.2002 22955 PE/D

1. Verfahren zur Stabilisierung eines Leistungsumformers gegen Schwingungen, die durch eine Fehlanpassung zwischen dem Einstellwertwert für eine Ausgangsspannung und einer verfügbaren Vielzahl von quantisierten Arbeitszyklen (Tastverhältnissen) verursacht werden, welches Verfahren folgende Schritte umfaßt:

26

Erzeugung eines Spannungs-Sollwertes zur Angabe eines 8 gewünschten Einstellwertwertes für die Ausgangsspan-10 nung,

Vergleich des Spannungs-Sollwerts mit dem Istwert der Ausgangsspannung des Leistungsumformers zur Gewinnung eines Fehlersignals,

Änderung der Pulsbreite eines ersten pulsbreiten-mo-14 dulierten Steuersignals in Abhängigkeit des Fehlersignals, wobei das erste pulsbreiten-modulierte Steuer-16 signal eine erste Frequenz hat,

18 Umwandlung des ersten pulsbreiten-modulierten Steuersignals in mindestens ein zweites pulsbreiten-modulierten Steuersignal zur Änderung eines Leitintervalls einer 20 Umformer-Schalteinrichtung in der Weise, daß der Ist-22 wert der Ausgangsspannung den Wert der gewünschten Ausgangsspannung annimmt, wobei zu dem Umwandlungsschritt ein Schritt zur Quantisierung der Pulsbreite an einen von einer Vielzahl von quantisierten Arbeitszyklen ge-26 hört; und

Einschleusung eines Zittersignal in der Weise, daß das Zittersignal im Fehlersignal erscheint, wobei das Zittersignal eine zweite Frequenz hat, die kleiner ist als die erste Frequenz und größer ist als eine Bandbreiten-: frequenz des Leistungsumformers, und wobei das Zittersignal so wirkt, daß die Anzahl der möglichen Arbeits-

.2

27

09.01.2002 22955 PE/D

zyklen wirksam um einen Faktor vergrößert wird, der durch das Verhältnis der zweiten Frequenz zur Bandbreitenfrequenz bestimmt wird.

- Verfahren nach Anspruch 1, wobei die zweite Frequenz ein Viertel der ersten Frequenz beträgt und mindestens um eine Größenordnung größer ist als die Bandbreitenfrequenz.
  - 3. Verfahren nach Anspruch I, wobei zu dem Umwandlungsschritt ferner ein Schritt zur Erzeugung eines Schalt-Steuersignals für einen synchronen Gleichrichter gehört.
- 4. Verfahren nach Anspruch 1, wobei zu dem Umwandlungs-10 schritt ferner ein Schritt gehört zur Erzeugung einer Vielzahl der zweiten pulsbreiten-modulierten Steuersigna-12 len zur Änderung eines Leitintervalls einer entsprechenden Vielzahl von Umformer-Schalteinrichtungen, von denen die 14 einzelnen einer entsprechenden Vielzahl von Teil-Leistungstufen zugeordnet sind, wobei die einzelnen der Viel-16 zahl von zweiten pulsbreiten-modulierten Steuersignalen gegeneinander phasenverschoben sind und jede eine Puls-18 breite hat, die einer der Vielzahl von quantisierten Arbeitszyklen gleich ist. 20
  - 5. Leistungsumformer, zu welchem gehören:
- eine Einrichtung zur Erzeugung eines Spannungs-Sollwertes zur Angabe eines gewünschten Einstellwertwertes für die Ausgangsspannung,
  - eine Einrichtung (30) zum Vergleich zum des Spannungs Sollwerts mit dem Istwert der Ausgangsspannung des Leistungsumformers zur Gewinnung eines Fehlersignals,
- eine Einrichtung (26) zur Änderung der Pulsbreite eines ersten pulsbreiten-modulierte. Steuersignals in Abhän-

2

8

10

12.

14

16

18

09.01.2002 22955 PE/D

gigkeit des Fehlersignals, wobei das erste pulsbreitenmodulierte Steuersignal eine erste Frequenz hat,

28

- eine Einrichtung (22) zur Umwandlung des ersten pulsbreiten-modulierten Steuersignals in mindestens ein zweites pulsbreiten-modulierten Steuersignal zur Änderung eines Leitintervalls einer Umformer-Schalteinrichtung (14) in der Weise, daß der Istwert der Ausgangsspannung den Wert der gewünschten Ausgangsspannung annimmt, wobei die Umwandlungs-Einrichtung eine Einrichtung enthält zur zur Quantisierung der Pulsbreite an einen von einer Vielzahl von quantisierten Arbeitszyklen; und
- einé Einrichtung (32,34) zur Stabilisierung des genannten Leistungsumformers gegen Schwingungen, die durch eine Fehlanpassung zwischen dem Einstellwertwert für die Ausgangsspannung und einer verfügbaren Vielzahl von quantisierten Arbeitszyklen (Tastverhältnissen) verursacht werden, wobei zu der genannten Einrichtung
- eine Einrichtung (32) zur Erzeugung eines Zittersignals gehört, welches im Fehlersignal erscheint, und wobei das Zittersignal eine zweite Frequenz hat, die kleiner ist als die erste Frequenz und größer ist als eine Bandbreitenfrequenz des Leistungsumformers, und wobei das Zittersignal so wirkt, daß die Anzahl der möglichen Arbeitszyklen wirksam um einen Faktor vergrößert wird, der durch das Verhältnis der zweiten Frequenz zur Bandbreitenfrequenz bestimmt wird.
- 6. Leistungsumformer nach Anspruch 5, wobei die zweite Frequenz ein Viertel der ersten Frequenz beträgt und mindestens um eine Größenordnung größer ist als die Bandbreitenfrequenz.

7. Leistungsumformer nach Anspruch 5, wobei zu der genannten Umwandlungs-Einrichtung ferner eine Einrichtung zur Erzeugung eines Schalt-Steuersignals für einen synchronen Gleichrichter (16) gehört.

8. Leistungsumformer nach Anspruch 5, wobei zu der genannten Umwandlungs-Einrichtung ferner eine Einrichtung (22a) gehört zur Erzeugung einer Vielzahl der zweiten pulsbreiten-modulierten Steuersignalen zur Änderung eines Leitintervalls einer entsprechenden Vielzahl von Umformer-Schalteinrichtungen, von denen die einzelnen einer entsprechenden Vielzahl von Teil-Leistungstufen (12) zugeordnet sind, wobei die einzelnen der Vielzahl von zweiten pulsbreiten-modulierten Steuersignalen gegeneinander phasenverschoben sind und jede eine Pulsbreite hat, die einer der Vielzahl von quantisierten Arbeitszyklen gleich ist.

9. Leistungsumformer nach Anspruch 5, wobei der genannte Leistungsumformer auf ein Eingangssignal zur Vorgabe einer Größe des Sollwert-Signals anspricht und wobei ein Ausgangssignal des genannten Leistungsumformers an einen RF-Leistungsverstärker in einer Satelliten-Kommunikations-Nutzlast gekoppelt ist für die Bereitstellung von Betriebsenergie für den genannten RF-Leistungsverstärker, wobei der genannte RF-Leistungsverstärker ein Abwärtsstrecken-Kommunikationssignal an eine Abwärtsstrecken-Übertragungsantenne liefert.

09.01.2002 22955 PE/D

2

Übersetzung der Texte in den Zeichnungen (geordnet nach Figuren und dann alphabetisch)

. 30

### 6 Übersetzung der Zeichnungstexte in alphabetischer Ordnung

Figur 1A: 1 of n slices error 10 out output voltage control 12 to other slices Figur 1B: buck 16 clock. counter control 18 delay output voltage control 20 synrec to D/A 22. up/down U/D counter control 24 UP/down counter 26 Figur 2A und 2B: counts 28 synchronous rectifier buck 30 Figur 7: 32 amplifier DC-DC conv. 34 high power amplifier local oscillator

low noise amplifier

receive antenna

transmit antenna

satellite'

transponders

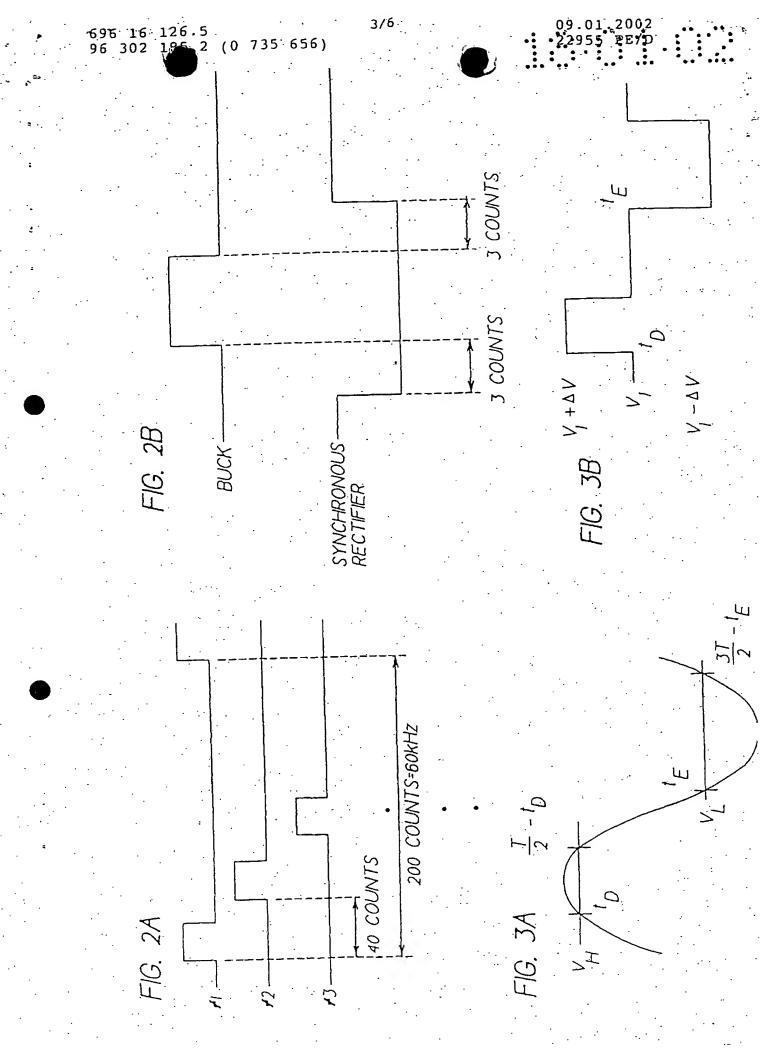
38 -

1 von n Teileinheiten
Fehler
Ausgang
Ausgangsspannungs-Steuerung
zu anderen Teileinheiten

Gegentakt
Uhr
Zählersteuergung
Verzögerung
Ausgangsspannungs-Steuerung
synchroner Gleichrichter
zum D/A
Vorwärts/Rückwärts
U/D Zählersteuerung
Vorwärts/Rückwärts-Zähler

Zählimpulse synchroner Gleichrichter Gegentakt

Verstärker
Gleichstromumformer
Hochleistungsverstärker
lokaler Oszillator
rauscharmer Verstärker
Empfangsantenne
Satellit
Sendeantenne
Transponder



09.01.2002 22955 PR/D

FIG. 4

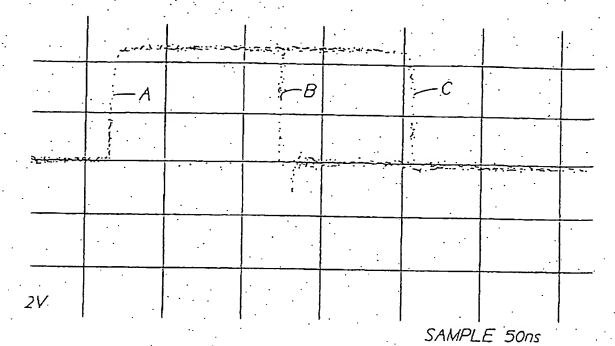
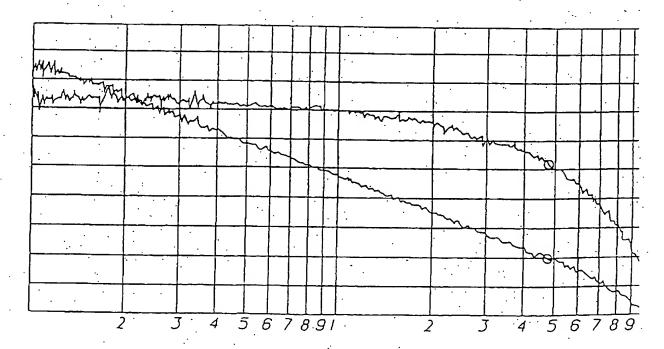
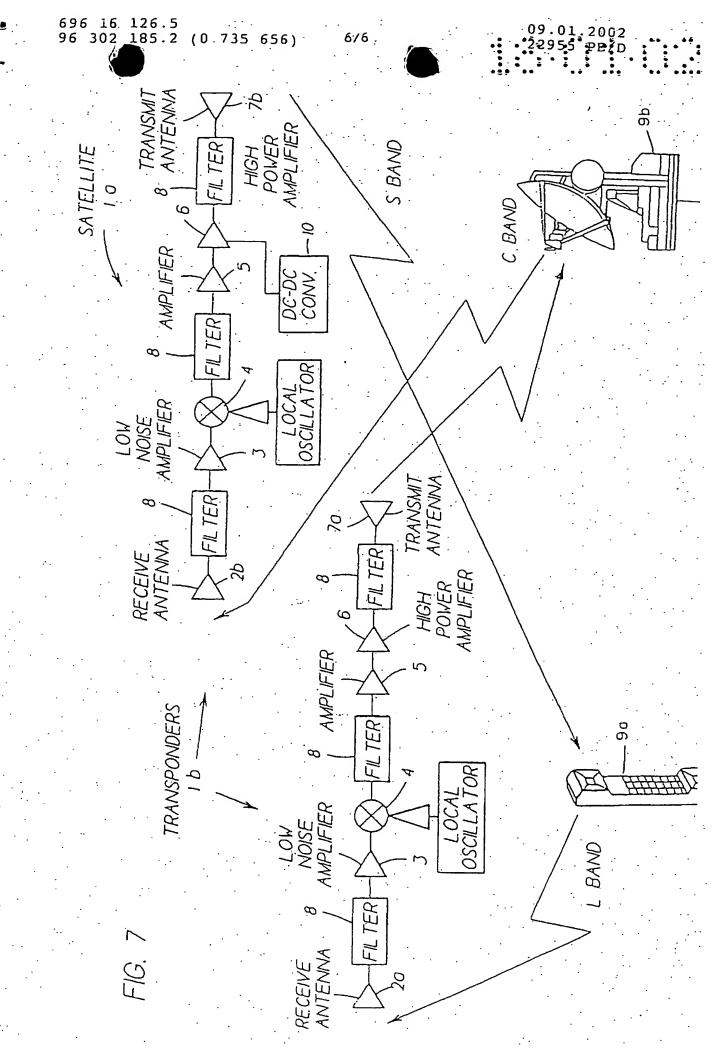


FIG. 5





## This Page is inserted by IFW Indexing and Scanning Operations and is not part of the Official Record

### **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

S	BLACK BORDERS
	IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
	FADED TEXT OR DRAWING
Ø	BLURED OR ILLEGIBLE TEXT OR DRAWING
	SKEWED/SLANTED IMAGES
	COLORED OR BLACK AND WHITE PHOTOGRAPHS
	GRAY SCALE DOCUMENTS
	LINES OR MARKS ON ORIGINAL DOCUMENT
	REPERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
	OTHER:

IMAGES ARE BEST AVAILABLE COPY.
As rescanning documents will not correct images problems checked, please do not report the problems to the IFW Image Problem Mailbox